

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of:

JEUNG-HIE CHOI

Application No.:

Filed:

For: **Dual Display Apparatus**

Art Group:

Examiner:

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

**REQUEST FOR PRIORITY**

Sir:

Applicant respectfully requests a convention priority for the above-captioned application, namely:

COUNTRY	APPLICATION NUMBER	DATE OF FILING
Republic of Korea	2003-17571	20 March 2003

A certified copy of the document is being submitted herewith.

Respectfully submitted,

Blakely, Sokoloff, Taylor & Zafman LLP

Dated: 12/31/03

12400 Wilshire Boulevard, 7th Floor  
Los Angeles, CA 90025  
Telephone: (310) 207-3800

William T. Babbitt  
William Thomas Babbitt, Reg. No. 39,591



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출 원 번 호 : 10-2003-0017571  
Application Number

출 원 년 월 일 : 2003년 03월 20일  
Date of Application MAR 20, 2003

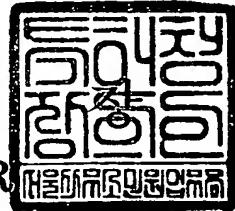
출 원 인 : 주식회사 하이닉스반도체  
Applicant(s) Hynix Semiconductor Inc.



2003 년 10 월 24 일

특 허 청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.03.20
【발명의 명칭】	디스플레이 장치
【발명의 영문명칭】	APPARATUS FOR DISPLAY
【출원인】	
【명칭】	주식회사 하이닉스반도체
【출원인코드】	1-1998-004569-8
【대리인】	
【명칭】	특허법인 신성
【대리인코드】	9-2000-100004-8
【지정된변리사】	변리사 정지원, 변리사 원석희, 변리사 박해천
【포괄위임등록번호】	2000-049307-2
【발명자】	
【성명의 국문표기】	최정희
【성명의 영문표기】	CHOI, Jeung Hie
【주민등록번호】	671002-1709827
【우편번호】	361-302
【주소】	충청북도 청주시 흥덕구 봉명2동 현대전자사원아파트 가동 408호
【국적】	KR
【우선권주장】	
【출원국명】	KR
【출원종류】	특허
【출원번호】	10-2002-0039123
【출원일자】	2002.07.06
【증명서류】	첨부
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사 를 청구합니다. 대리인 특허법인 신성 (인)

1020030017571

출·력 일자: 2003/10/29

【수수료】

【기본출원료】	20	면	29,000	원
【가산출원료】	0	면	0	원
【우선권주장료】	1	건	26,000	원
【심사청구료】	9	항	397,000	원
【합계】	452,000 원			
【첨부서류】	1. 요약서·명세서(도면)_1통			



1020030017571

출력 일자: 2003/10/29

### 【요약서】

#### 【요약】

본 발명은 디스플레이 장치에 관한 것으로, 특히 2개 이상 복수의 디스플레이 패널을 구동하는 각각의 구동칩의 구성 및 실장에 따른 비용적인 손실을 줄일 수 있는 디스플레이 장치를 제공하기 위한 것으로, 이를 위해 본 발명은, 서로 다른 디스플레이를 수행하는 복수의 패널; 상기 복수의 패널을 공통 구동하기 위한 단일의 구동칩; 및 상기 복수의 패널과 상기 구동칩을 물리적, 전기적으로 상호 연결하는 연결부를 포함하는 디스플레이 장치를 제공한다.

#### 【대표도】

도 2

#### 【색인어】

STN, TFT, 공통 구동, 구동칩, 듀얼 디스플레이, 패널, 디코더.

## 【명세서】

## 【발명의 명칭】

디스플레이 장치{APPARATUS FOR DISPLAY}

## 【도면의 간단한 설명】

도 1은 종래의 두개의 디스플레이 소자를 구성하기 위한 모듈의 구성을 도시한 도면.

도 2는 본 발명의 일실시예에 따른 디스플레이 장치를 도시한 평면 및 측면도.

도 3은 TCP 또는 COF를 이용한 실장기술에 따른 칩의 배치를 도시한 평면도.

도 4는 본 발명의 디스플레이 장치에서의 구동칩의 일예를 도시한 블럭도.

도 5는 본 발명의 디스플레이 장치에서의 구동칩의 다른 예를 도시한 블럭도.

\* 도면의 주요부분에 대한 부호의 설명 \*

20a : 제1패널        20b : 제2패널

21 : 구동칩        22 : 연결부

23 : 입출력 인터페이스 포트

## 【발명의 상세한 설명】

### 【발명의 목적】

#### 【발명이 속하는 기술분야 및 그 분야의 종래기술】

<10> 본 발명은 디스플레이 장치에 관한 것으로, 특히 복수의 디스플레이 패널을 하나의 구동부를 통해 구동할 수 있는 디스플레이 장치에 관한 것이다.

<11> 디스플레이 장치는 입력되는 화상 정보를 화면 상에 출력하기 위한 장치로, 그 대표적인 예로서 음극선관(Cathode Ray Tube; CRT)에서부터 평판 디스플레이(Flat Panel Display; FPD), 액정 디스플레이(Liquid Crystal Display; LCD) 또는 플라즈마 디스플레이 패널(Plasma Display Panel; PDP) 등을 통해 알 수 있듯이 소형, 경량, 대구경화를 위해 꾸준한 연구와 개발이 이루어져 왔다.

<12> 이러한 디스플레이 장치는 텔레비전 등의 대형화된 형태 뿐만이 아닌 각종 휴대용 단말 기 예컨대, 휴대폰 등의 소형 화면 형태로도 사용된다.

<13> 두개의 디스플레이 소자를 구성하기 위한 모듈의 구성예가 도 1에 도시되어 있다.

<14> 도 1을 참조하면, 종래의 듀얼 디스플레이 모듈은 두개의 패널(10a, 10b)과, 각각의 패널을 구동하기 위한 구동칩(11a, 11b)과, 패널(10a, 10b)과 구동칩(11a, 11b)을 실장하고 상호 연결하기 위한 연결부(12a, 12b)와, 입출력 인터페이스(13a, 13b)를 구비한다.

<15> 여기서, 한쪽의 패널(10a)이 다른 한쪽의 패널(10b)보다 더 큰 것을 그 예로 하였으며, 이는 보편화되어 사용되고 있는 폴더형의 휴대폰에서 사용되는 구조이다.

<16> 전술한 바와 같은 종래의 디스플레이 장치에서 두 개의 디스플레이 패널(10a, 10b)을 구동하기 위해서는 각각의 패널에 구동회로를 집적하고 연결부(12a, 12b)를 통해 이들을 각각 연결한다.

<17> 도 1의 구성에서 연결부(12a, 12b)의 실장 기술로 TCP를 그 일예로 하면(이하 연결부(12a, 12b)를 TCP라 함), 각각의 TCP(12a, 12b)에 각각의 구동칩(11a, 11b)을 실장하고, 그 한 쪽 각각의 끝을 디스플레이에 압착하고, 다른 각각의 끝은 CPU(Central Precessing Unit)혹은 호스트(Host)라 불리는 콘트롤칩(Control chip)에 의해 연결되어 구동된다.

<18> 그런데, 두개의 패널(10a, 10b)의 구동을 하고 있지만, 접을 수 있도록 되어 있는 휴대폰 구조인 폴더형을 보면, 두 패널을 접었을 때 밖에서 보이는 패널(일반적으로 작은 패널(10b)) 만이 구동되고 안쪽의 패널(일반적으로 큰 패널(10a))은 구동되지 않으며, 휴대폰을 열었을 경우에는 역으로 동작한다. 한편, 휴대폰을 열었을 경우 두 패널이 동시에 동작하는 경우도 있다.

<19> 이렇게 시간 축에서 보면 두 개의 구동 집적회로 중에 항상 한쪽만 구동되어 있고, 그렇지 않은 구조를 가지더라도 각각에 실장되는 구동형 집적회로는 디스플레이 패널이 같은 경우에는 같은 기능을 구현하는 회로로 구성되어 있다.

<20> 설령 같은 구조의 디스플레이 패널이 아니더라도 예를 들어, 한쪽은 TFT(Thin Film Transistor) 다른 한쪽은 STN(Super Twisted Nematic)의 패널이더라도 각각의 구동칩은 구동용이라는 면에서 실질적으로 동일한 기능을 하게 된다.

<21> 한편, 대부분의 폴더형 휴대폰에서 듀얼 디스플레이 패널을 쓰는 경우 두개의 디스플레이 패널이 등을 대고 있는 구조로 되어 있으므로, 두개의 구동 칩을 사용하는 바, 이는 실장 구성 비용의 큰 손실이라고 할 수 있다.

#### 【발명이 이루고자 하는 기술적 과제】

<22> 상기와 같은 종래 기술의 문제점을 해결하기 위해 제안된 본 발명은, 복수의 디스플레이 패널을 구동하는 각각의 구동칩의 구성 및 실장에 따른 비용적인 손실을 줄일 수 있는 디스플레이 장치를 제공하는데 그 목적이 있다.

#### 【발명의 구성 및 작용】

<23> 상기 목적을 달성하기 위하여 본 발명은, 서로 다른 디스플레이를 수행하는 복수의 패널; 상기 복수의 패널을 공통 구동하기 위한 단일의 구동칩; 및 상기 복수의 패널과 상기 구동칩을 물리적, 전기적으로 상호 연결하는 연결부를 포함하는 디스플레이 장치를 제공한다.

<24> 본 발명은, 복수의 디스플레이 소자를 동시에 구성하기 위한 것으로, 예컨대, 두개의 디스플레이(듀얼 디스플레이) 패널을 구동할 때, 두개의 패널을 하나의 구동칩을 이용하여 구동할 수 있도록 함으로써 집적도 향상 및 원가 절감의 효과를 얻을 수 있다.

<25> 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여, 본 발명의 가장 바람직한 실시예를 첨부한 도면을 참조하여 설명한다.

<26> 도 2는 본 발명의 일실시예에 따른 디스플레이 장치를 도시한 평면 및 측면도인 바, 여기서는 휴대폰용 듀얼 디스플레이 패널을 갖는 디스플레이 장치를 그 일예로 하였다.

<27> 도 2의 (a)는 듀얼 디스플레이 장치의 개략적인 평면도이며, 도 2의 (b)는 듀얼 디스플레이 장치를 접었을 경우의 개략적인 측면도이다.

<28> 도 2의 (a)를 참조하면, 서로 다른 디스플레이를 수행하는 복수의 패널 예컨대, 여기서는 제1패널(20a) 및 제2패널(20b)과, 제1패널(20a) 및 제2패널(20b)을 공통 구동하기 위한 단일의 구동칩(21)과, 제1패널(20a) 및 제2패널(20b)과 구동칩(21)을 물리적, 전기적으로 상호 연결하는 연결부(22)와, 입출력 인터페이스 포트(I/O interface ports, 23)을 구비하여 구성된다.

<29> 여기서, 연결부(22)는 TCP(Tape Carrier Package), COF(Chip On Film), COB(Chip On Board) 또는 COG(Chip On Glass) 등 다양한 형태의 실장 기술을 사용한다.

<30> 전술한 바와 같은 본 발명의 디스플레이 장치에서는 듀얼 패널(20a, 20b)을 구동하기 위해 제1패널(20a)이 제2패널(20b)에 비해 크게 제작되었으며, 도 2의 (a)에서는 연결부(22)를 통해 제1패널(20a)과 제2패널(20b)이 평면적으로 서로 연결되어 있으며, 도 2의 (b)는 도 2의 (a)를 접었을 경우의 측면도인 바, 도 2의 (b)에서 구동칩(21)은 도시된 바와 같이 두 패널(20a, 20b) 사이에 들어가는 바, "ㄷ"자 혹은 "S"자 형태로 실장될 수 있다.

<31> 또한, 도 2의 (b)에서 제1패널(20a)과 제2패널(20b)은 서로 등을 지고 있는 형태로, 휴대폰을 접었을 때의 형상을 나타낸다.

<32> 도 3은 TCP 또는 COF를 이용한 실장기술에 따른 칩의 배치를 도시한 평면도이다.

<33> 도 3의 (a)와 도 3의 (b)는 제1패널(20a)과 연결되는 부분(A)과 제2패널(20b)과 연결되는 부분(B)은 평면상에서 각각 상하로 동일하게 고정되고, 구동칩(21) 또한 동일하게 고정되며, 단지 연결부(22)의 형태에 따라 화살표로 표시된 바와 같이 입출력 인터페이스 포트(23)가 우측 또는 하측 등으로 바뀌어 배치된다.

<34> 전술한 구동칩(21)은 복수의 패널을 동시에 또는 교번적으로 구동하기 위해, 그 내부 각 구성요소들은 각 패널의 구동 여부에 따라 분리 구성되며, 이 때 각 패널의 구동 여부에 따라 분리 구성된 구동칩(21)의 내부 각 구성요소는 온-오프 스위칭 동작에 의해 제어될 수 있다.

<35> 또한, 구동칩(21)은 복수의 패널을 동시에 또는 교번적으로 구동하기 위해 그 내부 각 구성 요소들이 각 패널의 구동 여부에 따라 공유하도록 구성되며, 각 패널의 구동 여부에 따라 공유하도록 구성된 구동칩(21)의 내부 각 구성요소들은 경로의 온-오프 스위칭 동작에 의해 제어된다.

<36> 전술한 바와 같이 공유 또는 분리된 구동칩(21)의 구성 요소는, 디코더, 전압발생부, 래치 및 메모리를 포함하는 바, 구체적인 예를 통해 살펴본다.

<37> 도 4는 본 발명의 디스플레이 장치에서의 구동칩의 일 예를 도시한 블럭도이다.

<38> 도 4를 참조하면, 구동칩은 외부 호스트 또는 CPU로부터 커맨드를 받아 내부의 각 구성 요소의 동작을 제어하기 위한 CPU 인터페이스 제어부(410)와, CPU 인터페이스 제어부(410) 또는 독립적인 포트를 통한 외부의 제어신호에 의해 동작하는 패널 제어부(409)와, 제1 및 제2패

널에 표시할 데이터를 모두 저장하는 메모리부(401)와, 패널 제어부(409)에서 출력되는 엔코딩 신호를 디코딩하여 메모리부(401)의 해당 어드레스를 선택하기 위한 디코더를 포함한다.

<39> 여기서, 디코더는 메모리부(401)의 X-어드레스를 선택하기 위한 X-어드레스 디코더(406)와 메모리부(401)의 Y-어드레스를 선택하기 위한 Y-어드레스 디코더(407)와 및 X-어드레스 디코더(406)와 Y-어드레스 디코더(407)에 의해 선택된 메모리부(401)의 해당 데이터를 래치부(412)로 전달하기 위한 라인 어드레스 디코더(405)를 구비한다.

<40> 여기서, CPU 인터페이스 제어부(410)의 경우 메모리부(401)의 데이터에 억세스하기 위해서는 X-어드레스 디코더(406)와 Y-어드레스 디코더(407)를 통해 예컨대, 8비트 또는 16비트 등 의 단위로 억세스하게 되나, 라인 어드레스 디코더(405)의 경우에는 타이밍 제어부(408)로부터 데이터를 래치하도록 하는 필스가 발생하였을 때, 래치부(412)로 래치될 메모리부(401)의 데이터에 라인 단위로 억세스하도록 한다.

<41> 전압발생부(402)는 각 패널을 동작시키기 위한 전원전압을 제공하며, 생성된 전압은 각 패널 구동부에 대응하는 각각의 레벨로 공급이 가능하다. 래치부(412)는 라인 어드레스 디코더(405)로부터 제공되는 데이터를 디스플레이 하기 위해 래치시킨다.

<42> 각각의 패널 구동을 위한 복수의 패널 드라이버(403a, 403b)와, 패널 드라이버들(403a, 403b)의 온-오프를 제어하기 위한 스위칭부(404)가 배치되어 있으며, 각각의 패널에 대해 독립적인 동작 (예컨대, 제1패널은 4096 칼라, 제2패널은 256칼라 혹은 제1패널은 모노(Mono), 제2패널은 65,000칼라 등의 동작)을 결정하기 위한 레지스터부(411)가 배치되어 있다.

<43> 즉, 레지스터부(411)는 전술한 바와 같은 각 패널의 칼라 구현 능력 뿐만아니라 각 패널의 어드레스가 어디에서부터 어디까지인가 라든지, 전압의 레벨이라든지 등등의 각 패널의 동작 조건을 결정하는 정보를 가지고 있다.

<44> 따라서, 타이밍 제어부(408)는 레지스터부(411)에 의해 제공되는 해당 패널에 대한 정보에 의해 각각의 패널이 독립적으로 구동되도록 하기 위한 타이밍 예컨대, 디코딩 시점과 래치 시점을 알려주는 일종의 펄스를 생성하여 해당 동작이 이루어지도록 한다.

<45> 전압발생부(402)는 패널 선택에 따라 조절 가능한 DC/DC 부스터(DC/DC Booster)와 패널 선택 레지스터에 따라 값의 조절이 가능한 전압 변환기(Voltage converter) 등을 포함한다.

<46> 여기서, 빛금친 부분은 예컨대, 제1패널 드라이버(403a)를 통해 제1패널을 구동할 때 사용되며, 나머지 부분 또는 전체부분은 제2패널 드라이버(403b)를 통해 제2패널을 구동할 때 사용된다. 따라서, 빛금친 부분은 두 패널(403a, 403b) 드라이버 모두에서 사용되는 부분이다.

<47> 즉, 각 디코더(405, 406, 407), 전압발생부(402), 래치부(412), 메모리부(401) 및 레지스터부(411)는 두 패널이 동시 또는 상보적인 동작시 공유하여 사용된다.

<48> 제1패널(403a) 또는 제2패널(403b)의 구동여부를 외부 인터페이스를 통해 입력받으면 패널 제어부(409)의 제어신호에 의해 사용할 메모리(401) 영역과 라인 어드레스 디코더(405)와 패널 드라이버(403a, 403b)와 DC/DC 부스터 및 패널(411a, 411b)별 독립적인 구동이 가능하도록 되어 있다.

<49> 전압발생부(402)의 DC/DC 부스터는 패널 중 상대적으로 큰 패널을 구동할 경우에는 부스터 클럭 주파수를 조정하거나 부스터의 트랜지스터 사이즈를 줄이도록 구성되며, 패널 디스플레이 온-오프에 따라 액세스(Access)하는 메모리부(401) 및 기타 다른 어드레스 디코더의 출력

이 메모리의 부분적인 억세스(각 패널에 해당하는 메모리부(401)의 어드레스만 억세스하도록 함)를 가능하게 하여 불필요한 전류소비를 차단한다.

<50> 여기서는 각각의 패널 드라이버(403a, 403b)가 분리되어 있는데, 이 때 구동되는 패널의 선택에 따라 어느 한쪽의 디스플레이를 오프로 제어하여 전류 소비를 줄인다.

<51> 여기서, 메모리(401)를 이용하여 회로를 구성한 경우, 그 메모리를 시차를 두고 공유할 수 있도록 할 수 있는 바, 이러한 회로를 구성함에 있어서 각각의 패널 크기에 따라 구동 설정 조건을 위하여 해당 레지스터를 두거나 커맨드에 의하여 DC/DC 부스터의 주파수 혹은 구성 동작회로의 크기를 조정하여 타이밍 조정이 가능하도록 한다.

<52> 도 5는 본 발명의 디스플레이 장치에서의 구동칩의 다른 예를 도시한 블럭도이다.

<53> 여기서는 도 4와는 달리 패널 드라이버(413)를 각 패널 별로 구분하지 않고 하나의 패널 드라이버(413)를 통해 각 패널에서 공유하도록 하고, 디스플레이 경로 제어부(Display path controller, 413)를 통해 패널 드라이버 채널의 각 패널 동작을 위해 할당된 패널 드라이버(403)의 영역으로 나가는 경로를 선택할 수 있도록 한 것이다.

<54> 즉, 디스플레이 경로 제어부(413)가 해당하는 패널을 동작하도록 패널 드라이버(403)를 제어하면, 패널 드라이버(403)는 선택된 패널에 해당하는 부분(예컨대, 빛금친 부분)만이 동작하고 이때, 화살표로 도시된 스위칭 동작을 통해 해당 패널 드라이브 패드와 이어지는 경로가 선택되어 해당 패널을 구동할 수 있다.

<55> 따라서, 다른 구성부에 비해 그 크기가 큰 패널 드라이버를 공유함으로써, 전술한 일실시예에 비해 구성 면적을 더 줄일 수 있다.

<56> 전술한 바와 같이 예컨대, 복수의 디스플레이를 구동하는 경우 종래에는 복수개의 구동부와 각 구동부에 대응하는 복수개의 연결부를 사용하고 있는데 비해, 본 발명은 기본적으로 한개의 연결부와 한개의 구동칩을 사용하여 복수의 디스플레이 패널을 구동함으로써, 구성 면적을 줄이고 비용을 절감할 수 있음을 실시예를 통해 알아 보았다.

<57> 또한, 구동용 회로에 DC/DC 부스터가 내장되어 있는 예를 들었는데 이 때, 부스터에 사용되는 캐패시터(Capacitor) 및 전원 안정용 캐패시터(Capacitor) 등이 각각 구동용 칩에서 사용되어야 하는 기존의 방식에 비하여 상당한 부품의 절감이 가능하고, 종래의 기술이 복수의 패널에 해당하는 복수의 콘트롤러를 사용하여 각각의 구동부 즉, 구동칩을 콘트롤해야 하는 반면, 본 발명은 구동칩(단일 콘트롤러)에 의한 복수의 패널의 구동이 가능함을 알수 있다.

<58> 본 발명의 기술 사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명의 기술 분야의 통상의 전문가라면 본 발명의 기술 사상의 범위 내에서 다양한 실시예가 가능함을 이해할 수 있을 것이다.

### 【발명의 효과】

<59> 상술한 본 발명은, 복수의 디스플레이 패널을 구동하는 디스플레이 장치의 실장 면적과 부품절감을 이를 수 있어, 궁극적으로 디스플레이의 장치의 가격경쟁력을 향상시킬 수 있는 탁월한 효과를 기대할 수 있다.

**【특허청구범위】****【청구항 1】**

서로 다른 디스플레이를 수행하는 복수의 패널;

상기 복수의 패널을 공통 구동하기 위한 단일의 구동칩; 및

상기 복수의 패널과 상기 구동칩을 물리적, 전기적으로 상호 연결하는 연결수단  
을 포함하는 디스플레이 장치.

**【청구항 2】**

제 1 항에 있어서,

상기 복수의 패널은 제1패널과 제2패널로 구성되며, 상기 제1패널과 상기 제2패널은 상  
기 구동칩을 개재하여 서로 등을 지고 배치된 것을 특징으로 하는 디스플레이 장치.

**【청구항 3】**

제 1 항에 있어서,

상기 연결수단은, TCP(Tape Carrier Package), COF(Chip On Film), COB(Chip On Board)  
또는 COG(Chip On Glass) 중 어느 하나를 포함하는 것을 특징으로 하는 디스플레이 장치.

**【청구항 4】**

제 1 항에 있어서,

상기 구동칩은,

상기 복수의 패널을 각각 구동하기 위한 복수의 드라이버와, 상기 복수의 드라이버를 스위칭하기 위한 스위칭부를 포함하는 것을 특징으로 하는 디스플레이 장치.

### 【청구항 5】

제 1 항에 있어서,

상기 구동칩은,

상기 복수의 패널을 구동하기 위한 하나의 드라이버와, 스위칭 동작을 통해 상기 복수의 패널 중 선택된 패널이 동작되도록 상기 선택된 패널의 드라이브 패드와 이어지는 경로를 제어하기 위한 디스플레이 경로 제어부를 더 포함하는 것을 특징으로 하는 디스플레이 장치.

### 【청구항 6】

제 4 항 또는 제 5 항에 있어서,

상기 구동칩은,

외부 호스트 또는 CPU(Central Processing Unit)로부터 커맨드를 받아 상기 구동칩 내부의 각 구성 요소를 제어하기 위한 CPU 인터페이스 제어부;

상기 CPU 인터페이스 제어부 또는 독립적인 포트를 통한 외부의 제어신호에 의해 상기 패널을 제어하기 위한 패널 제어부;

상기 복수의 패널에 표시할 데이터를 저장하는 메모리부;

상기 패널 제어부에서 출력되는 엔코딩 신호를 디코딩하여 상기 메모리부의 해당 어드레스를 선택하기 위한 X 및 Y 어드레스 디코더;

상기 복수의 패널 각각의 독립적인 동작을 위한 조건에 대한 정보를 제공하는 레지스터  
부;

상기 레지스터부로부터 제공되는 상기 정보에 의해 선택된 패널에 대한 데이터의 디코딩  
과 래치 및 표시 시점을 가능하도록 하는 타이밍을 제어하는 타이밍 제어부;

상기 타이밍 제어부의 출력에 응답하여 해당 패널의 데이터에 대한 어드레스를 라인 단  
위로 디코딩하기 위한 라인 어드레스 디코더;

상기 디코딩된 라인 단위의 어드레스에 해당하는 상기 메모리부의 데이터를 래치시키는  
래치부; 및

상기 각 패널을 동작시키기 위한 전원전압을 공급하는 전압발생부  
를 더 포함하는 것을 특징으로 하는 디스플레이 장치.

#### 【청구항 7】

제 6 항에 있어서,

상기 복수의 패널은,  
동시 또는 상보적인 동작시, 상기 X 및 Y 어드레스 디코더, 상기 라인 어드레스 디코더,  
상기 전압발생부, 상기 래치부, 상기 메모리부 및 상기 레지스터부를 공유하여 사용하는 것을  
특징으로 하는 디스플레이 장치.

#### 【청구항 8】

제 6 항에 있어서,

상기 전압발생부는,

상기 패널의 선택에 따라 조절 가능한 DC/DC 부스터와, 전압 변환기를 포함하는 것을 특징으로 하는 디스플레이 장치.

#### 【청구항 9】

제 8 항에 있어서,

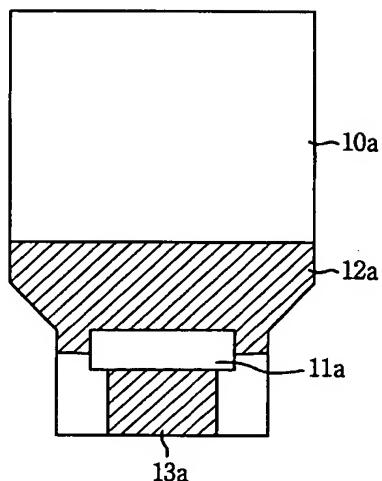
상기 DC/DC 부스터는,

상기 복수의 패널 중 상대적으로 큰 패널을 구동할 경우에는 부스터 클럭 주파수를 조정하거나 부스터의 트랜지스터 사이즈를 줄이도록 구성되며, 패널 디스플레이 온-오프에 따라 억세스하는 상기 메모리부 및 상기 어드레스 디코더의 출력이 상기 메모리부를 부분적으로 억세스 할 수 있도록 하는 것을 특징으로 하는 디스플레이 장치.

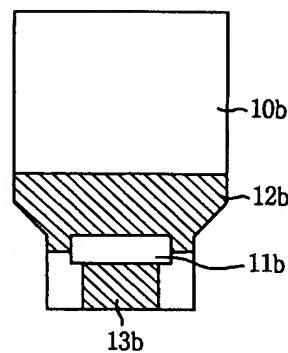
## 【도면】

## 【도 1】

(a)

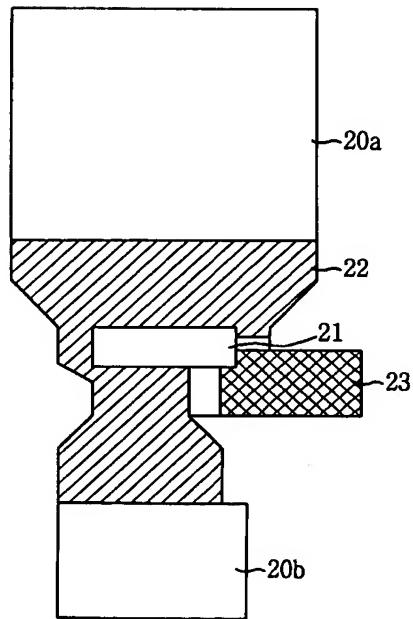


(b)

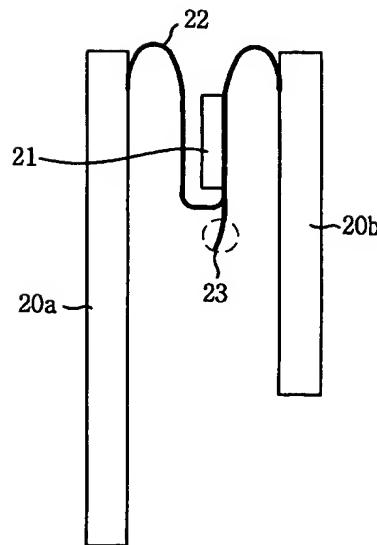


## 【도 2】

(a)

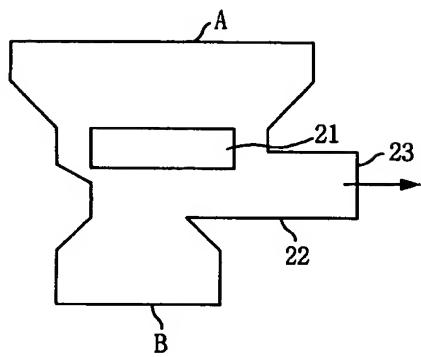


(b)

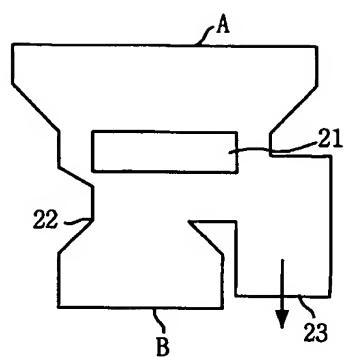


## 【도 3】

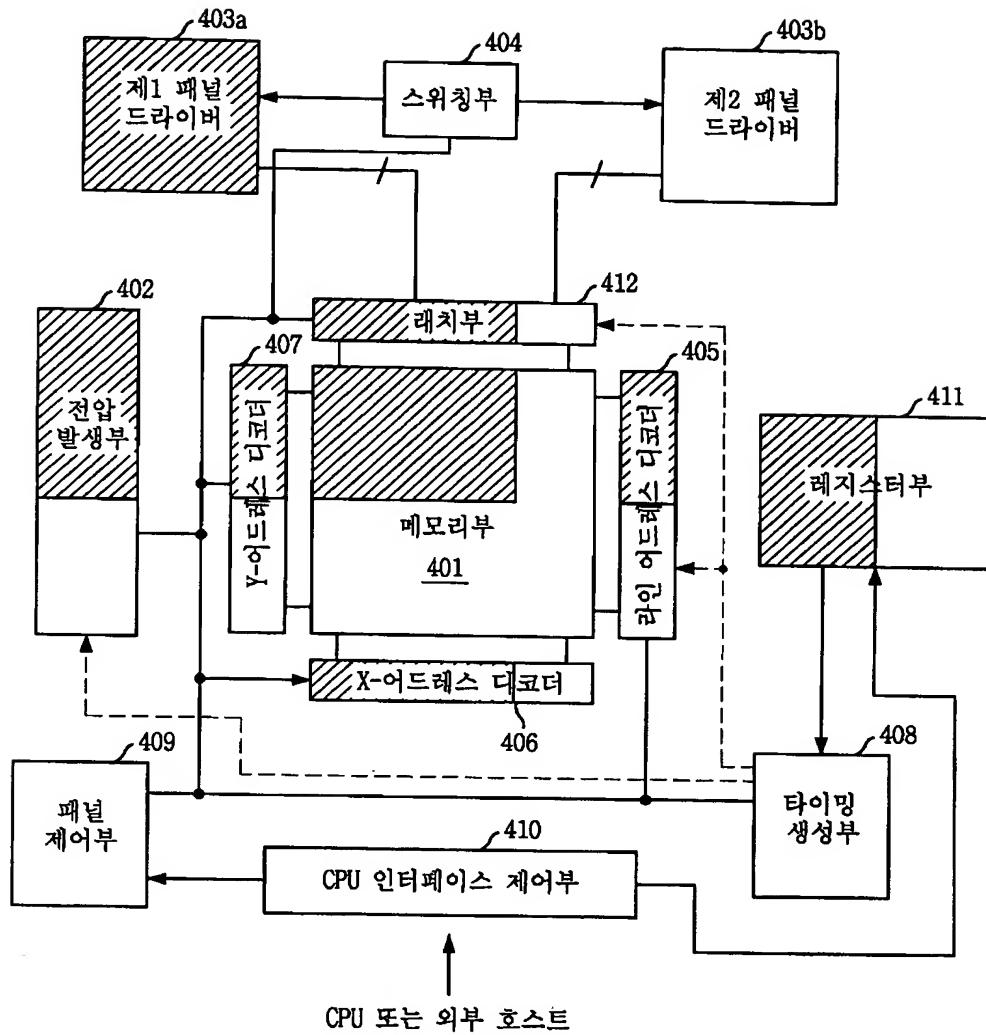
(a)



(b)



【도 4】





20030017571

출력 일자: 2003/10/29

【도 5】

